

Laid-Open Number : 3-77915  
Laid-Open Date : April 3, 1991  
Application Number : 1-215785  
Application Date : August 21, 1989  
Int. Class Number : G02F 1/133, 1/1343, 1/136  
Applicant : Sharp Corp.

### Specification

#### 1. Title of the Invention

Liquid crystal display device

#### 2. Claims

1. A liquid crystal display device having a group of liquid crystal display sections arranged as an X-Y matrix and a sample hold circuit which is disposed corresponding to each of the liquid crystal display sections, and conducting a matrix display operation based on signals outputted from the circuit, wherein

the liquid crystal display section comprises:

(a) a pair of pixel electrodes

(b) a pair of opposing electrodes disposed to each of the pair of pixel electrodes by way of a liquid crystal layer and connected to an AC power source for liquid crystal driving, and

(c) a control device having a source connected to one of the pair of pixel electrodes, a drain connected to the other of them and a gate connected to the sample hold circuit, and controlling conduction between the pair of the pixel electrodes based on the output of the sample hold circuit.

2. A liquid crystal display device as defined in claim 1 wherein electrodes on one side of respective pairs of opposing electrodes are connected to each other as one set and electrodes on the other side thereof are connected to each other as one set.

3. A liquid crystal display device as defined in claim 1, wherein the specific resistivity of the liquid crystal layer in the liquid crystal display section is  $10^9 \Omega\text{m}$  or lower.

4. A liquid crystal display device as defined in any one of claims 1 to 3, wherein the AC power source for liquid crystal driving is an AC power source capable of applying an AC voltage of a positive-to-negative symmetry within one cycle to each of the pair of opposing electrodes at a phase inverse to each other.

### 3. Detailed Description of the Invention

The present invention concerns a liquid crystal display device. More in particular, it relates to an improvement for an active matrix type liquid crystal display device suitable to projection type display such as highly fine finder display of cameras and television sets.

#### (i) Prior Art

Heretofore, a matrix type liquid crystal display device has been developed as a display device utilizing an electro-optic effect of liquid crystals for pixel display. The liquid crystal display device comprises, basically, a plurality of pixel electrodes arranged in a dot matrix form and a liquid crystal layer for optically modulating an incident light in accordance with a voltage applied between each of the pixel electrodes and each of opposing electrodes opposed thereto.

As a matter of fact, various modes of such matrix type liquid crystal type display device have been developed depending on the kinds of liquid crystals to be sealed as the liquid crystal layer or difference of electro-optic characteristics thereof and they include, for example, a twisted nematic (TN) mode, a super twisted nematic (STN) mode, a guest-host (GH) mode, a dynamic scattering (DS) mode and a phase transition mode. Further, the method of individually controlling respective display pixels each comprising the liquid crystal layer and the pixel electrode includes, for example, (1) a simple matrix system, (2) a multiple matrix system, (3) a system of adding a non-linear two terminal device (for example, diode), and (4) a method of adding a three terminal switching device (for example, thin film transistor (TFT)). The systems (3), (4) are collectively referred to as an

active matrix system.

Among them, a liquid crystal display device comprising, in combination, an operation mode such as the DS mode [G. H. Heilmeyer et al.: Proc IEEE 56 1162(1968)], a White-Taylor type GH mode (D. L. White et al.: J. Appl. Phys. 45 4718(1974)), or a cholesteric-nematic phase transition mode [J. J. Myssocki et al.: Proc. SID 13/2 115 (1980)], and a display system of an active matrix system with addition of TFT has no requirement of using a polarization filter and can improve the display lightness.

In the liquid crystal display device of such a combination, as shown in Fig. 5, a so-called signal accumulation capacitor ( $C_1$ ) is disposed in parallel with a pixel electrode ( $C_2$ ) connected to a drain electrode of a TFT, and the capacitance of the capacitor ( $C_1$ ) is made larger to improve the charge holding function.

However, even by the use of such a signal accumulation capacitor, there is a limit, in principle, for preventing lowering of the charge holding function. Further, in a highly integrated matrix display device, provision of the signal accumulation capacitor of a sufficient electric capacity to each of a plurality of TFT(s) increases a load on a source driver, a source pass line or a switching TFT, and it is difficult in view of restriction of area or manufacturing technique.

On the other hand, as shown in Fig. 6, an active matrix type liquid crystal display device in which two liquid crystal layers and one three terminal switching device connecting them and they are disposed in a matrix has been known [JAPAN DISPLAY, Digest, p. 80-83].

In this system, pixel electrodes are connected to the source-drain of one three terminal switching device respectively, and a reference electrode (R) and a data electrode (D) are disposed so as to oppose to the respective pixel electrodes. The reference electrode (R) is kept at a ground or a certain level voltage, while the data electrode (D) is applied with a signal voltage in accordance with the information to be displayed. In this constitution, when the gate voltage rises to a high level, the three terminal switching device turns to an ON state to form a closed circuit of: data electrode

(D) → liquid crystal layer → first pixel electrode → three terminal switching device → second pixel electrode → liquid crystal layer → reference electrode (R), through which a capacitance formed with the data electrode (D) and the first pixel electrode and a capacitance formed with the reference electrode (R) and the second pixel electrode are charged depending on the signal voltage. Subsequently, when the gate voltage is lowered to a low level, the three terminal switching device turns to an OFF state to electrically disconnect the two capacitances described above and static charges charged in the two capacitances are discharged and decayed through the liquid crystal layer and the off resistance of the three terminal switching device. Accordingly, such a constitution involves a problem that a voltage required for driving the liquid crystal can not be held unless a specific resistivity of the liquid crystal layer is not high enough.

In this regard, the present applicant, et al has already filed a liquid crystal device of a constitution, as shown in Fig. 4, in which a capacitance for keeping the signal voltage is separated from the capacitance of the liquid crystal, and energy for driving the liquid crystal is supplied from an AC power source connected to an opposed electrode, so that the liquid crystal can be driven effectively irrespective of the specific resistivity of the liquid crystals (Japanese Patent Application 1-95581). The liquid crystal display device according to this application is a new active matrix type liquid crystal display device with addition of a TFT capable of preventing undesired effects on the liquid crystal layer of low specific resistivity thereby capable of attaining high display lightness without using a polarization filter.

#### (iii) Subject to be Solved by the Invention

The present invention intends to further improve the liquid crystal display device of the above-mentioned application and provide a liquid crystal display device suitable to a driving system such as an active matrix system with addition of a TFT and capable of preventing application of a DC component to the liquid crystal layer.

#### (iv) Means for Solving the Subject

The present invention provide a liquid crystal display device having a group of liquid

crystal display sections arranged as an X-Y matrix and a sample hold circuit which is disposed corresponding to each of the liquid crystal display sections, and conducting a matrix display operation based on signals outputted from the circuit, wherein the liquid crystal display section comprises: (a) a pair of pixel electrodes, (b) a pair of opposing electrodes disposed to each of the pair of pixel electrodes by way of a liquid crystal layer and connected to an AC power source for liquid crystal driving, and (c) a control device having a source connected to one of the pair of pixel electrodes, a drain connected to the other of them and a gate connected to the sample hold circuit, and controlling conduction between the pair of the pixel electrodes based on the output of the sample hold circuit.

That is, the feature of the present invention resides in a liquid crystal display device having a novel and useful driving system having a sample hold circuit comprising a TFT and a signal accumulation capacitor on every pixel in which a DC component is not applied to the liquid crystal layer.

By the way, in general field effect transistors, it is customary to call an electrode on the carrier supplying side as a source and an electrode on the carrier discharging side as a drain. In the thin film transistor of the liquid crystal display device according to the present invention, however, since the structure for source and drain is symmetric as described later and current is not always supplied from one side, they can not be distinguished by the customary terms. Then, in the specification of the present application, one of the electrodes nearer to the supply source of signals or driving voltage is called as a source and the other of them is called as a drain in the explanation for the prior art, whereas one of them is referred to as a source and the other of them is referred to as a drain for the sake of convenience in the explanation for the preferred embodiment of the present invention since a symmetric AC voltage is applied to each of the pixel electrodes. However, no essential difference exists between both of them.

The liquid crystal display device according to the present invention (hereinafter referred to as a device of the invention) is most effective in a case combined with an operation mode such as the

DS mode, GH mode or cholesteric-nematic phase transition mode, which does not use a polarization filter but uses a liquid crystal layer of low specific resistivity containing ionic impurities for utilizing the liquid crystal electro-optical effect thereof with respect for light absorption or light scattering characteristics to the display, and combination with a projection type liquid crystal display device is a further preferred embodiment.

In particular, according to the device of the present invention, undesired effects on the display device caused by electric discharge can be prevented even in a case of using a liquid crystal layer of higher conductivity than usual and particularly, a liquid crystal layer of low specific resistivity of  $10^9 \Omega\text{m}$  or lower. Accordingly, in the device of the invention, it is a preferred embodiment of using a liquid crystal of low specific gravity of  $10^9 \Omega\text{m}$  or lower.

In the device of the invention, the group of the liquid crystal display sections is disposed corresponding to respective intersections defined with electrode lines X and electrode lines Y arranged as an X-Y matrix. As the materials for the electrode lines, usual wiring materials such as ITO, Al, Ti, Ni, W, Mo, Cr, p-Si( $n^+$ ) (polycrystal silicon) can be used, and insulation films such as made of  $\text{SiO}_x$ ,  $\text{SiN}_x$ ,  $\text{Ta}_2\text{O}_5$  or  $\text{Al}_2\text{O}_3$  is used for the intersections of the electrode line to prevent short-circuit.

In the device of the invention, a sample hold circuit is disposed to each of the liquid crystal display sections. The sample hold circuit is a three terminal switching device having source, drain and gate and a signal accumulation capacitor. That is, the circuit is adapted to store signals inputted from the electrode line X to the source, by a signal from the electrode line Y inputted to the gate in the capacitor connected with the drain and output the same to the liquid crystal display section. As the three terminal switching device, a thin film transistor (TFT) is, for example, suitable and a capacitor device used for a usual active matrix system can also be applied as the signal accumulation capacitor. More specifically, as the three terminal switching device, a TFT comprising, for example, a-Si (amorphous silicon) p-Si, Si crystal, CdSe, GaAs and GaP can be used. Further, a so-called MOS type transistor array using an Si substrate is also applicable as a

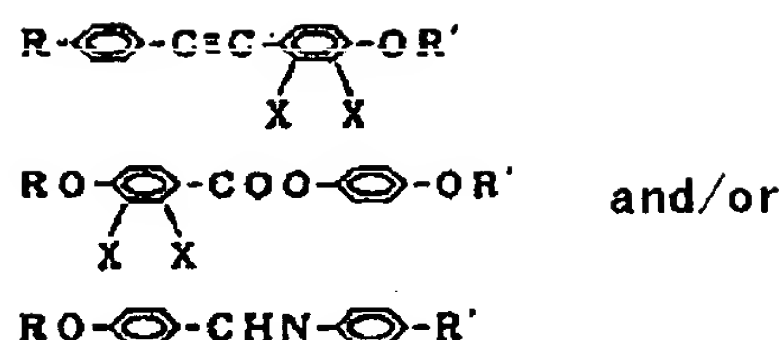


reflection type device. As a concrete example of the signal accumulation capacitor, those formed by using the same conductor as the wiring material described above for the electrodes and the same material as the intersection insulation material for the insulator are suitable. However, another electrode of the signal accumulation capacitor may be connected with an adjacent gate electrode instead of connection with the ground line. Further, it is not always necessary that the signal accumulation capacitor is disposed as a device separate from the three terminal switching device but it may be formed by utilizing the capacitance component incorporated in the three terminal switching device, namely, utilizing stray capacitance thereof. For example, the TFT described above can be formed in accordance with the method as described in JP-A-58-147069.

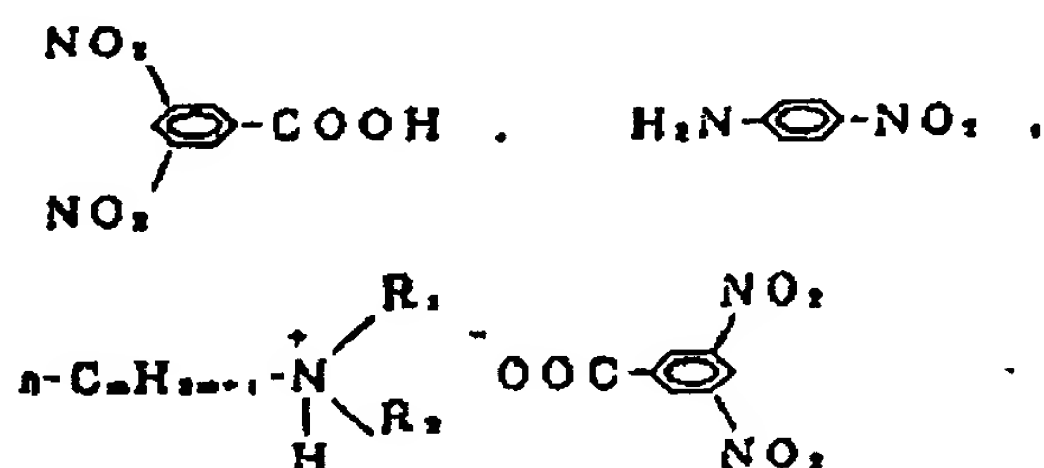
In the device of the invention, the liquid crystal display section comprises a pair of pixel electrodes, a pair of opposing electrodes and each of liquid crystal layers between each of the pixel electrodes and each of the opposing electrodes, as well as a control device for connecting the pair of pixel electrodes to each other. Materials known in the field of art are used for the pair of pixel electrodes and the pair of opposing electrodes, and they are disposed such that a pair of pixel electrodes and a pair of opposing electrodes define one pixel. In the pixel electrodes and the opposing electrodes, a transparent electrode (for example,  $\text{SnO}_2$  film or  $\text{SnO}_2$ -doped  $\text{In}_2\text{O}_3$  film simply referred to as ITO) is used for at least one of them, and a metal electrode such as made of Al

so-called reflection type display device

The liquid crystal layer may be constituted with those materials of low specific resistivity containing ionic impurities with no particular troubles and the constitution can be selected properly in accordance with the operation mode. For example, in a case of applying the DS mode, nematic compounds having neutral or weakly positive dielectric anisotropy or weakly negative dielectric anisotropy and ionic impurities are used. The nematic compound can include, for example:

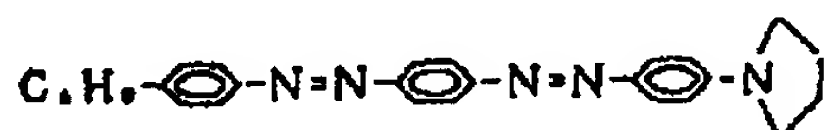


(where R, R' each independently represents a C<sub>3</sub>-C<sub>8</sub> alkyl group: x represents a hydrogen atom or a fluorine atom). For the liquid crystal layer, it is preferred to use a mixed liquid crystal composition containing such nematic compounds, and having a negative dielectric anisotropy and a positive conductive anisotropy as an entire system. On the other hand, the ionic impurities can suitably include compounds, for example:



(where m is an integer of 1 to 16, and R<sub>1</sub> and R<sub>2</sub> each represents a hydrogen atom, a methyl group or a benzyl group) (Minesaki et al.: Society of Applied Physics, Spring Lecture Meeting (1979), 30P-B-13).

... and ... CH<sub>3</sub> made these comprising a cholesteric liquid crystal compound having a positive dielectric anisotropy, or a nematic liquid crystal compound having a positive dielectric anisotropy and an optical active compound can be mentioned. In this mode, the dichroic dye used can include generally the following azo dye:



or anthraquinone dye as described in the literature by T. Uchida [T. Uchida et al.: Mol. Cryst and Liq. Cryst. 63 19 (1981)], and fluorescent dyes such as cumarin type dyes and like other dyes are also applicable in addition to the dyes described above.



As the control device connecting the pair of pixel electrodes to each other, a three terminal switching device having source, drain and gate is used, for which those as described above can be used. The control device is connected at the source to one side of the pair pixel electrodes, at the drain to the other side of the pixel electrodes and at the gate to the sample hold circuit. This can switch the gate to ON and OFF depending on the presence or absence of the signal outputted from the sample hold circuit to control the conduction between the pair of pixel electrodes.

Further, the pair of opposing electrodes are connected to an AC power source for liquid crystal driving. This constitution can prevent the source and the drain of the control device from inverting alternately with the gate as a central portion to eliminate distinction between them and preventing the control element from operation like a source follower. In this case, the pair of opposing electrodes may be connected to different AC power sources respectively, or the pair of opposing electrodes may be connected to an identical AC power source. In both of the cases, such an AC voltage as not applying a DC component to the liquid crystal layer is selected. In the former connection the AC voltages applied to the respective opposing electrodes are equal with each other and are in a positive-to-negative symmetry with each other in one cycle, which may be applied at phases inverse to each other. Further, in a latter case, the AC voltage applied between the pair of opposing electrodes is adjusted to an AC voltage in a positive-to-negative symmetry in one cycle, and the AC voltage applied to the sample hold circuit is set to a potential at the midpoint of the AC power source. The AC voltage in the positive-to-negative symmetry in one cycle may be of a rectangular waveform, sinusoidal waveform or other waveforms so long as it is an AC voltage symmetrical, for example, with respect to a ground level, and it is not always necessary that the cycle or the phase be aligned with the frame cycle for operating the sample hold circuit.

In the device of the invention, the liquid crystal display section comprises a pair of pixel electrodes and a pair of opposing electrodes. Since a common AC voltage is applied to the opposing electrodes, it may suffice to group them into two sets in the entire device. Examples of such grouping can include, for example, a comb pattern meshing with each other (interdigital shape) as

shown in Fig. 2 mentioned. Whether the direction of the comb teeth is vertical or horizontal is determined depending on the arrangement of the pair of pixel electrodes.

#### (v) Function

A voltage is applied to the gate of a control device by the output from a sample hold circuit selected by the electrode lines X and Y, to establish a conductive state between a pair of pixel electrodes and form a closed circuit of: one opposing electrode → one liquid crystal layer → one pixel electrode → source of a control device → drain of the control device → the other pixel electrode → the other liquid crystal layer → the other opposing electrode, and a voltage is applied from a power source for liquid crystal driving to a corresponding pixel electrode portion of the liquid crystal display section to conduct the display operation.

In this case, the electrode lines X and Y are selected by scanning at a predetermined short frame frequency, which is extended by a corresponding sample hold circuit, and a voltage is applied till the next thin signal is sampled to the gate of the control device, and the device is kept at the ON state.

In the state in which the control device is kept at the ON state, since charges from the power source for liquid crystal deriving are supplied continuously even if discharge is caused in the liquid crystal layer, no undesired effect caused by electric discharge does not occur. Accordingly, the liquid crystal layer is maintained even if a liquid crystal layer of low specific resistivity is used.

Further, by applying the AC voltage in a positive-to-negative symmetry in one cycle at a phase inverse to each other to the pair of opposing electrodes respectively, or applying the AC voltage in a positive-to-negative symmetry in one cycle between the pair of opposing electrodes respectively, since they conduct operation of a substantially complete positive-to-negative symmetry with respect to the polarity inversion, no DC component is applied to the liquid crystal layer.

The present invention is to be explained specifically according to examples but the invention is not restricted to them.

## (vi) Example

Fig. 1 is an equivalent circuit diagram showing a constitution for one display unit of a matrix in a matrix type liquid crystal display device for an example of the present invention. Further, Fig. 2 is an explanatory view for the planar constitution of a main portion showing a positional relation for a path line, pixel electrode pair, opposing electrode pair (shown by broken line) for one example of the present invention.

In the drawings,  $X_1, X_2, \dots$  represent data signal pass lines (electrode lines X) in the X-Y matrix electrodes and  $Y_1, Y_2, \dots$  represent scanning signal pass lines (electrode lines Y) thereof, respectively, in which intersections of them are isolated by an insulation film. A first thin film transistor (TFT<sub>1</sub>) is disposed to the vicinity of each intersection and the gate thereof is connected to the electrode line Y ( $Y_1$ ) and the source thereof is connected to the electrode line X ( $X_1$ ), respectively. Then, as shown in the figure, the drain of the TFT<sub>1</sub> is connected to the gate of the second thin film transistor (TFT<sub>2</sub>) and a capacitor ( $C_1$ ) as a signal accumulation capacitor is connected to the midway thereof.

On the other hand, the source and the drain of a TFT<sub>2</sub> are connected to a pair of pixel electrodes (a, a') in the liquid crystal display sections ( $C_1$  and  $C_2$ ), in which the liquid crystal layer is disposed between a plurality pairs of pixel electrodes (a and a') (in Fig. 2,  $a_{11}$  and  $a'_{11}$ ; and  $a_{12}$  and  $a'_{12}$ , and so on). The other pair of pixel electrodes (b and b') and the opposing electrodes (b and b') are connected to an AC power source  $V_C$  for liquid crystal driving.

In the device of the example described above, the TFT<sub>1</sub> and the  $C_1$  serving as the signal accumulation capacitor constitute a sample hold circuit, and the output is applied to the gate of the TFT<sub>2</sub>. The TFT<sub>2</sub> serves as a control device for applying the AC voltage for liquid crystal driving to the liquid crystal layer at a predetermined position of the liquid crystal display section ( $C_2$ ) (a kind of buffer transistor).

In this constitution, since the capacitor  $C_1$  is connected to the gate of a high impedance TFT<sub>2</sub> but not connected directly to the liquid crystal display section ( $C_2$  and  $C'_2$ ), it is less

discharging and charges accumulated therein acts to keep the TFT<sub>2</sub> at the ON state for a longer time compared with the prior art even after the TFT<sub>1</sub> turns to the OFF state.

Accordingly, also in a case of using a liquid crystal layer with low specific resistivity and easily discharging, it is possible to prevent the phenomenon that the TFT<sub>2</sub> is turned OFF by discharge within a shorter cycle of time than the required time (frame frequency period), so that desired matrix display operation of the liquid crystal can be conducted.

Further, in the device described above, the AC power source V<sub>C</sub> is adapted so as to apply an AC voltage in a positive-to-negative symmetry within one cycle between the pair of opposing electrodes. By the application of the AC power source, each of the liquid crystal display sections conducts an operation of a substantially positive-to-negative symmetry with respect to the polarity inversion of the control device.

In the device of this example, a pair of opposing electrodes b and b' have a inter-digital shape in which stripe shaped electrodes arranged in the direction of the gate line or in the direction of the source line are connected alternately in accordance with the arrangement for the pair of pixel electrodes. Fig. 2 shows an example in which a pair of pixel electrodes are disposed side by side in the lateral direction and the opposing electrodes are in the form of longitudinal stripes. However, the longitudinal and lateral directions may be replaced with each other in view of design. A stripe   
 of a pair of pixel electrodes and one of other pair of pixel electrodes in adjacent therewith.

A DS mode-projection type active matrix liquid crystal display device without using a polarization filter was constituted under the following conditions by adopting the circuit constitution described above.

- 1) Liquid crystal display method : projection type
- 2) Light source : metal halide lamp
- 3) Panel size : 3"; diagonally
- 4) Number of panel pixels : 240 x 384 dots

5) Panel substrate : Corning 7059 glass 1.1t

6) TFT<sub>1</sub>, TFT<sub>2</sub>: amorphous silicon TFT;

gate material: Ta, gate oxide film: Ta<sub>2</sub>O<sub>5</sub>/SiN<sub>x</sub>,

semiconductor material: a-Si by P-CVD,

source drain material: n<sup>+</sup>a-Si/Ti laminate layer film

7) C<sub>1</sub> : Ta/Ta<sub>2</sub>O<sub>5</sub> · SiN<sub>x</sub>/Ti



8) C<sub>2</sub> : ITO/liquid crystal/ITO


(7μm plastic beads spacer, used for

liquid crystal layer thickness)

9) Liquid crystal layer: mixed liquid crystal comprising:

CH<sub>3</sub>O--CH=N--C<sub>6</sub>H<sub>5</sub> 59.5wt/%

C<sub>6</sub>H<sub>5</sub>O--CH=N--C<sub>6</sub>H<sub>5</sub> 40 wt/%

10) Ionic impurity : C<sub>10</sub>H<sub>17</sub>N<sup>+</sup>H(CH<sub>3</sub>)<sub>2</sub> · OOC<sup>-</sup>NO<sub>2</sub> 0.5 wt/%

11) Driving AC voltage: 60 Hz rectangular wave; ±7.5 V

The specific resistivity (ρ) of the liquid crystal layer is 10<sup>7</sup> Ωm.

When display was conducted on a screen by the liquid crystal display device described above, it was possible to obtain display at a brightness about twice as high as that of the (off state) by using an identical light source.

Further, Fig. 3 is a view corresponding to Fig. 1 for a positive-to-negative symmetry. The difference with respect to the device shown in Fig. 1 is that one electrode of the signal accumulation capacitor C<sub>1</sub> is defined as an adjacent gate line. With such a constitution, a grounding line can be saved.

#### (vii) Effect of the Invention

According to the liquid crystal display device of the present invention, application of the voltage to the liquid crystal layer can be ensured in view of time and an intended liquid crystal

matrix display can be conducted even in a case of using a liquid crystal layer of low specific resistivity and having no substantial charge holding function.

Accordingly, it is possible to conduct an active matrix display at an ideally high display lightness by adopting the DS mode, the white tailor type GH mode or the like as the electro-optic mode of the liquid crystal capable of gradation display, high contrast display and high speed response display without using a polarization filter.

Further, also in a case of intermediate tone display, the voltage applied to the liquid crystal display section is in the positive-to-negative symmetry, the DC component is reduced to a negligibly small level, occurrence of flicker, electrolysis of liquid crystals and corrosion of pixel electrodes can be suppressed to obtain satisfactory display quality and high reliability.

Then, the liquid crystal display device of the present invention is particularly effective as a light bulb for a projection type display device requiring to satisfy a high temperature operation and a high light utilizing efficiency together, but it can be utilized effectively also to highly fine display for outdoor use, for example, VTR monitors, LCTV and view finders, as well as it is also suitable to the application to vehicle mounted or aircraft display. Furthermore, it is applicable not only to the transmission type but also to the reflection type display device.

Further, as the liquid crystal display mode, it has a particularly remarkable effect in a case where the specific resistivity of the liquid crystal material has a value as low as  $10^9 \Omega\text{m}$  or less but it is applicable also to usual liquid crystal display modes such as the TN mode, the STN mode, the ECB mode and the SSFLC mode.

#### 4. Brief Description of the Drawings

Fig. 1 is an equivalent circuit diagram of one display unit in a liquid crystal display device of an example according to the present invention, Fig. 2 is an explanatory view for a planar constitution for a main portion of a liquid crystal display device as an example of the present invention showing a positional relation between pixel electrodes and opposing electrodes, Fig. 3 is a



view corresponding to Fig. 1 for another example of the present invention, Fig. 4 is a view corresponding to Fig. 1 of an example of a liquid crystal display device of a prior application by the inventors et al of the present invention and Fig. 5 and Fig. 6 are, respectively, views corresponding to Fig. 1 of a conventional liquid crystal display device respectively.

$X_1, X_2 \dots$  electrode line X

$Y_1, Y_2 \dots$  electrode line Y

TFT<sub>1</sub> ... first thin film transistor

TFT<sub>2</sub> ... second thin film transistor (control device)

C<sub>1</sub> ... capacitor (signal accumulation capacitor)

C<sub>2</sub> ... capacitance of a liquid crystal display section

a, a' ... pixel electrode

b, b' ... opposing electrode

V<sub>C</sub> ... AC power source

E ... grounding line

## ⑫ 公開特許公報(A)

平3-77915

⑬ Int. Cl.<sup>5</sup>

G 02 F 1/133

1/1343

1/136

識別記号

5 5 0

5 2 5

5 0 0

庁内整理番号

7709-2H

7709-2H

7610-2H

9018-2H

⑭ 公開 平成3年(1991)4月3日

審査請求 未請求 請求項の数 4 (全8頁)

⑮ 発明の名称 液晶表示装置

⑯ 特 願 平1-215785

⑰ 出 願 平1(1989)8月21日

⑱ 発 明 者 浜 田 浩

大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内

⑱ 発 明 者 船 田 文 明

大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内

⑲ 出 願 人 シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

⑳ 代 理 人 弁理士 野河 信太郎

## 明 細 書

## 1. 発明の名称

液晶表示装置

## 2. 特許請求の範囲

1. X-Yマトリックス状に配設される液晶表示部群と、各液晶表示部に対応して設けられるサンプルホールド回路とを備え、該回路から出力さ

れる信号に基づいて、液晶表示装置であって、

上記液晶表示部が、

(a) 1対の画素電極と、

(b) 該1対の画素電極のそれぞれに液晶層を介して対向して設けられかつ液晶駆動用交流電源に接続される1対の対向電極と、

(c) 上記1対の画素電極の一方に接続されるソース、他方に接続されるドレイン及び前記サンプルホールド回路に接続されるゲートを有し、前記サンプルホールド回路からの出力に基づいて、上記1対の画素電極間の導通を制御する制御素子

からなることを特徴とする液晶表示装置。

2. 各1対の対向電極のうちの一方の電極を1組として相互に接続し、かつ他方の電極を1組として相互に接続してなる請求項1の液晶表示装置。

3. 液晶表示部の液晶層の比抵抗が、動作温度範囲内で $10^8 \Omega m$ 以下である請求項1の液晶表示装置。

それぞれに、1周期内で正負対称な交流電圧を互いに逆位相で印加しうる交流電源である請求項1

～3のいずれかの液晶表示装置。

## 3. 発明の詳細な説明

この発明は液晶表示装置に関する。さらに詳しくは、カメラの高精細ファインダ表示やテレビジョンなどの投影型表示に好適なアクティブマトリックス型液晶表示装置の改良に関する。

## (ロ) 従来の技術

従来から、液晶の電気光学効果を画素表示に利用した表示装置としてマトリックス型液晶表示装置が開発されている。この液晶表示装置は、基本

的には、ドット・マトリックス状に多数配列された多数の画素電極と、各画素電極と対向する対向電極との間に印加された電圧に応じて入射光を光学変調する液晶層とからなる。

かかるマトリックス型液晶表示装置の動作モードには、前記液晶層として封入する液晶の種類あるいは電気光学的性質の差異に応じて、ツイステッドネマティック(TN)モード、スーパーツイステッドネマティック(STN)モード、ゲスト・ホスト(GH)モード、ダイナミックスクエリング(DS)モード、相転移モードなどの多くのモードが開発されている。また、それらの液晶層と画素電極とからなる個々の表示画素を個別に制御する方法に関しても、(1)単純マトリックス方式、(2)多重マトリックス方式、(3)非線形二端子素子(例えば、ダイオード)を付加した方式、(4)スイッチング三端子素子[例えば、薄膜トランジスタ(TFT)]を付加した方式などがあり、(3)、(4)はアクティブマトリックス方式と総称される。

バシタを多数のTFT毎に設けるのは、ソースドライバ、ソースバスラインやスイッチングTFTに対する負荷を増すと共に、面積的制約や製造技術面で困難であった。

一方、第6図に示すように、各液晶表示部が2つの液晶層とこれらを接続する1つのスイッチング三端子素子とから主として構成され、これらが

クス型液晶表示装置が知られている〔ジャパニディスプレイ(JAPAN DISPLAY)のダイジェスト、p.80~83〕。

これは1つのスイッチング三端子素子のソース・ドレインにそれぞれ画素電極を接続し、それぞれの画素電極に対向するようにレファレンス電極(R)とデータ電極(D)とが設けられている。レファレンス電極(R)は接地又は一定レベルの電圧に保たれ、データ電極(D)には表示すべき情報に応じて信号電圧が印加される。この構成ではゲート電圧がHighレベルになるとスイッチング三端子素子がON状態になり、データ電極(D)→液晶層→第1

これらのうち、DSモード、[G.H.Heilmeyer 他: Proc IEEE 56 1162(1968)]やホワイト・テラ型GHモード[D.L.White 他: J.Appl.Phys. 45 4718(1974)]、コレステリック・ネマティック相転移モード[J.J.Wysocki 他: Proc.SID 13/2 115(1980)]等の動作モードと、TFTを付加したアクティブマトリックス方式なる表示方式とを組合せた液晶表示装置は、偏向フィルタを用いる必要がなく、表示明度の向上が図れるものである。

そしてこの組合せによる液晶表示装置においては、第5図に示すように、TFTのドレイン電極に接続される画素電極(C<sub>1</sub>)と並列に、いわゆる信号蓄積キャパシタ(C<sub>2</sub>)を設けると共に、このキャパシタ(C<sub>2</sub>)の容量を大きくして、電荷保持機能の改良が図られている。

しかしながら、このような信号蓄積キャパシタを用いても原理的に電荷保持機能の低下防止には限界があり、また、高集積化されたマトリックス表示装置において、十分な電気容量の信号蓄積キャ

の画素電極→スイッチング三端子素子→第2の画素電極→液晶層→レファレンス電極(R)という閉回路が形成され、データ電極(D)と第1の画素電極とが形成する容量及びレファレンス電極(R)と第2の画素電極とが形成する容量が、信号電圧に応じて充電される。その後ゲート電圧がLowレベルに下げられると、スイッチング三端子素子はO

り離され、2つの容量に充電された電荷は液晶層及びスイッチング三端子素子のオフ抵抗を通じて放電し、減衰していく。従ってこのような構成では液晶層の比抵抗を十分高くしないと、液晶を駆動するのに必要な電圧を保持することができなくなるという問題がある。

この点に関し、本願出願人等は第4図に示すごとく、信号電圧を保持する容量が液晶の容量と分離され、液晶を駆動するためのエネルギーが対向電極に接続された交流電源から供給される構造とすることにより、液晶の比抵抗のいかに拘わらず有効に駆動できる構成の液晶表示装置を出願し

ている（特願平1-95581号）。この出願に係る液晶表示装置は、ことに比抵抗が小さな液晶層を使用した場合においても、そこでの放電による表示動作への悪影響を防止でき、それにより偏向フィルタを用いない高い表示明度を実現できる新しいTFTを付加したアクティブマトリックス方式の液晶表示装置である。

#### （ハ）発明が解決しようとする課題

この発明は、上記出願の液晶表示装置を更に改良して、液晶層に直流成分が印加されることを防止し、TFTを付加したアクティブマトリックス方式等の駆動方式に好適な液晶表示装置を提供しようとするものである。

#### （ニ）課題を解決するための手段

かくしてこの発明によれば、X-Yマトリックス状に配設される液晶表示部群と、各液晶表示部に対応して設けられるサンプルホールド回路とを備え、該回路から出力される信号に基づいてマトリックス表示動作を行う液晶表示装置であって、上記液晶表示部が、(a) 1対の画素電極と、(b)

に電流を流すので、前述の習慣では区別できない。そこで本明細書中の従来例の説明では信号又は駆動電圧の供給源に近い方をソースと呼び他方をドレインと呼ぶことにするが、本発明の実施形態では1対の画素電極のそれぞれに対称的な交流電圧を印加するので、便宜的に一方をソース、他方をドレインと呼ぶ。しかし両者に本質的な違いはない。

この発明の液晶表示装置（以下、この発明の装置という）は、ことに前述したDSモード、GHモード、コレステリック-ネマティック相転移モード等のように、偏光フィルターを用いずかつ液晶層としてイオン性不純物を含む低比抵抗のものをを用いてその光吸収や光散乱特性についての液晶電気光学効果を表示に利用する動作モードと組合わせた場合に最も有効であり、プロジェクション（投影）型の液晶表示装置に組合わせるのがさらに一つの好ましい態様である。

とくにこの発明の装置によれば、従来よりも導電性の高い液晶層、ことに $10^8 \Omega \text{m}$ 以下の低比抵

抗1対の画素電極のそれぞれに液晶層を介して対向して設けられかつ液晶駆動用交流電源に接続される1対の対向電極と、(c) 上記1対の画素電極の一方に接続されるソース、他方に接続されるドレイン及び前記サンプルホールド回路に接続されるゲートを有し、前記サンプルホールド回路からの出力に基づいて、上記1対の画素電極間の導通を制御する制御素子からなることを特徴とする液晶表示装置が提供される。

すなわちこの発明は、各画素毎に、TFTと信号蓄積キャパシタにより構成されるサンプルホールド回路を備え、かつ液晶層に直流成分の印加されない新規有用な駆動方式を有する液晶表示装置であることを特徴とする。

なお、一般の電界効果型トランジスタにおいては、キャリアの供給側の電極をソースと呼び、キャリアの掃き出し側をドレインと呼ぶ習慣となっているが、この発明の液晶表示装置における薄膜トランジスタではソースとドレインの構造は、後述するごとく対称的でありチャンネル間には双方向

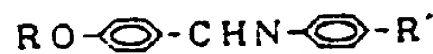
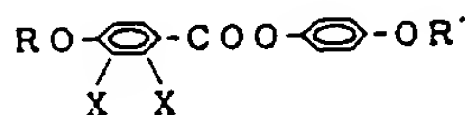
抗の液晶層を用いた場合においても、放電による表示動作への悪影響を防止できるものである。従ってこの発明の装置においては、 $10^8 \Omega \text{m}$ 以下の低比抵抗の液晶層を用いるのが好ましい態様である。

この発明の装置において、液晶表示部群は、X-Yマトリックス状に配設される電極ラインXと電極ラインYとで形成される各交点に対応して設けられ、  
O, Al, Ti, Ni, W, Mo, Cr, p-Si(n<sup>+</sup>)  
（多結晶シリコン）等の一般的配線材料を用いることができ、電極ラインの交差部にはSiO<sub>2</sub>, SiN<sub>x</sub>, Ta<sub>2</sub>O<sub>5</sub>, Al<sub>2</sub>O<sub>3</sub>等の絶縁膜が用いられ、短絡が防止される。

この発明の装置において、上記液晶表示部毎にサンプルホールド回路が設けられる。該回路は、ソース、ドレイン及びゲートを備えたスイッチング三端子素子と信号蓄積キャパシタとを用いて構成することができる。すなわち該回路は、ゲートに入力される電極ラインYからの信号により、ソースに入力される電極ラインXからの信号をドレ

インに接続されたキャパシタに蓄積すると共に液晶表示部に出力するよう構成される。上記スイッチング三端子素子としては、例えば薄膜トランジスタ(TFT)が適しており、信号蓄積キャパシタとしても通常のアクティブマトリックス方式に用いられるコンデンサ素子を適用することができる。さらに具体的には、スイッチング三端子素子としてはa-Si(アモルファスシリコン)、p-Si、Si結晶、CdSe、GaAs、GaP等からなるTFTを用いることができる。また、Si基板を用いたいわゆるMOS型トランジスタアレイも反射型装置用として適用可能である。信号蓄積キャパシタの具体例としては上記配線材料と同様な導電体を電極とし絶縁体として上記交差部絶縁材料と同様の材料を用いて形成したものが適している。但し、信号蓄積キャパシタのもう一方の電極はアースラインに接続する代わりに、隣接するゲート電極に接続しても良い。また信号蓄積キャパシタは、上記スイッチング三端子素子と別個の素子として設けられてなくてもよく、このスイッチング三端

構成は動作モードに応じて適宜選択される。例えばDSモードを適用する場合には、中性、又は弱い正の誘電異方性若しくは弱い負の誘電異方性を有したネマティック化合物及びイオン性不純物が用いられる。該ネマティック化合物としては、例えば、



及び/又は

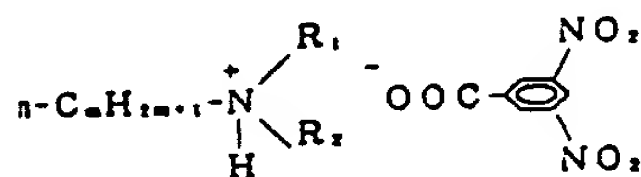
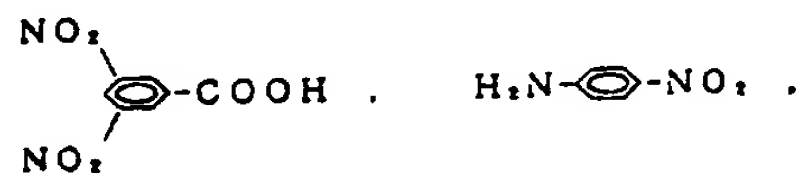
(式中、R、R'は各々独立してC<sub>1</sub>~C<sub>8</sub>のアルキル基；Xは水素原子またはフッ素原子)等が挙げられる。上記液晶層にはこれらのネマティック化合物を含有しかつ系全体として負の誘電異方性を有し正の導電率異方性を有する混合液晶組成物として用いることが好ましい。一方、イオン性不純物としては、

(以下余白)

子素子の内在するコンデンサ成分を利用したもの、すなわちその浮遊容量を利用したものであってもよい。なお、例えば上記TFTの形成は、特開昭58-147069号に記載された手法に準じて行うことができる。

この発明の装置において、液晶表示部は、1対の画素電極、1対の対向電極及びこれらの各画素電極と各対向電極との間に設けられるそれぞれの液晶層、並びに、上記1対の画素電極間を接続する制御素子から構成される。ここで上記1対の画素電極及び1対の対向電極には当該分野で公知の材料が用いられるが、1対の画素電極及び1対の対向電極でもって1画素が形成されるように設けられる。上記画素電極や対向電極には少なくとも一方が透明の電極(例えばSnO<sub>2</sub>膜やITOと略称されるSnO<sub>2</sub>がドーブされたIn<sub>2</sub>O<sub>3</sub>膜)等が用いられ、いわゆる反射型表示装置とする場合には他方はAl、Au等の金属電極が用いられる。

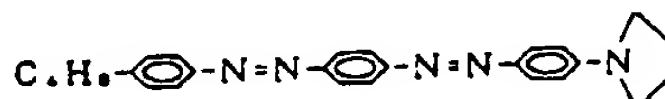
上記液晶層は、イオン性不純物を含む低比抵抗のものから構成されていても何等支障はなく、この



(式中、mは1~16の整数、R<sub>1</sub>、R<sub>2</sub>は水素原子、メチル基又はベンジル基)等の化合物(峰崎他：

のとして挙げられる。

また、ホワイトテラ型GHモードの場合には、正の誘電異方性を有するコレステリック液晶化合物や正の誘電異方性を有したネマティック液晶化合物と光学活性化合物とからなるものが挙げられる。またこのモードの場合には、用いる二色性染料として、T.Uchidaらの文献[T.Uchida他;Mol. Cryst. and Liq. Cryst. 63 19(1981)]に記載があるように、下記アゾ染料：



やアントラキノン染料が一般的なものとして挙げ

られるが、これらの染料以外のクマリン系染料等の蛍光染料やその他の染料でも適用可能である。

上記1対の画素電極間を接続する制御素子としてはソース、ドレイン及びゲートを備えたスイッチング三端子素子が用いられるが、これには前述したものと同様なものを用いることができる。この制御素子は、そのソースが1対の画素電極の一方に接続される共に、そのドレインが同画素電極の他方に接続され、さらにゲートが前記サンプルホールド回路に接続される。これにより、サンプルホールド回路から出力される信号の有無によりゲートをON・OFFして1対の画素電極間の導通を制御することとなる。

また上記1対の対向電極は液晶駆動用交流電源に接続される。このような構成とすることにより、上記制御素子はゲートを中央部としてソース・ドレインが交互に反転してその区別がなくなり、該制御素子がソースフォロアのような動作を行うことを防ぐことができる。この場合1対の対向電極のそれぞれが別々の交流電源に接続されても良

全体の中で2組にグループ分けするだけでよい。このようなグループ分けの例としては、例えば第2図に示すように、相互に噛み合った櫛の歯状のパターン（インタディジタル形状）が挙げられる。櫛の歯の方向は1対の画素電極の配置によって縦か横かが決められる。

(以下省略)

く、また1対の対向電極が同一の交流電源に接続されてもよい。いずれの場合も液晶層に直流成分が印加されないような交流電圧が選択される。前者の接続の場合は各対向電極に印加される各交流電圧は、互いに等しくかつ1周期内で正負対称な交流電圧であり、これらを互いに逆位相となるように印加すればよい。また後者の場合は1対の対向電極間に印加される交流電圧は、1周期内で正負対称な交流電圧となるように調節され、交流電源の midpoint の電位に対してサンプルホールド回路に供給される各信号レベルが設定される。上記1周期内で正負対称な交流電圧としては、例えばアースレベルに対して対称的な交流電圧であれば、短波波、正弦波もしくはそれ以外の波形であってもよく、その周期や位相はサンプルホールド回路を動作させるフレーム周期とは必ずしも一致させる必要はない。

なお、この発明の装置において、液晶表示部は1対の画素電極と1対の対向電極からなるが、対向電極には共通の交流電圧を印加するので、装置

#### (ホ) 作用

電極ラインX及びYによって選択されたサンプルホールド回路からの出力により、制御素子のゲートに電圧が付与されて1対の画素電極間が導通され、一方の対向電極→一方の液晶層→一方の画素電極→制御素子のソース→制御素子のドレイン→他方の画素電極→他方の液晶層→他方の対向電極という閉回路が形成され、液晶層の両面に接する画素電極部位に液晶駆動用電源から電圧が印加されて表示動作が行われる。

この際、電極ラインX及びYの選択は一定の短いフレーム周波数下での走査により行われるが、対応するサンプルホールド回路により延長されて制御素子のゲートに次の信号がサンプリングされるまで電圧が印加され、該素子のON状態が保持される。

一方、制御素子のON状態が保たれる状態においては、液晶層で放電が生じても液晶駆動用電源からの電荷が連続して供給されるため、放電による悪影響も生じない。従って液晶層に比抵抗の低



いものを用いても液晶のマトリックス表示動作が確保されることとなる。

また、上記1対の対向電極のそれぞれに、1周期内で正負対称な交流電圧を互いに逆位相で印加するか、又は、上記1対の対向電極間に、1周期内で正負対称な交流電圧を印加することにより、極性反転に対してほぼ完全に正負対称の動作を行うので、液晶層に直流成分が印加されないこととなる。

以下実施例によりこの発明を詳細に説明するが、これによりこの発明は限定されるものではない。

#### (ハ) 実施例

第1図は、この発明の一実施例のマトリックス型液晶表示装置におけるマトリックスの一表示単位の構成を示す等価回路図である。また第2図は、この発明の一実施例のバスライン、画素電極対、対向電極対（破線で示されている）の位置関係を示す要部平面構成説明図である。

これらの図中、 $X_1, X_2, \dots$ はX-Yマトリックス状電極におけるデータ信号バスライン（電極

蓄積コンデンサとして働く $C_1$ とはサンプルホールド回路を構成し、その出力はTF T<sub>1</sub>のゲートに印加される。TF T<sub>1</sub>は液晶駆動用交流電圧を液晶表示部（ $C_2$ ）の所定位置の液晶層に印加するための制御素子（一種のパラファトランジスタ）として働く。

ピーダンスのTF T<sub>2</sub>のゲートに接続されており、液晶表示部（ $C_2$ 及び $C'_2$ ）に直接接続されていないため放電し難く、そこに蓄積した電荷は、TF T<sub>1</sub>がOFF状態となった後にも従来に比して長時間TF T<sub>2</sub>をON状態に保つよう作用する。

従って比抵抗が小さく放電し易い液晶層を用いた場合においても、この放電によりTF T<sub>2</sub>が必要とする時間（通常、フレーム周波数の周期）よりも短時間でOFFになる現象が防止され、所望の液晶のマトリックス表示動作を行うことができる。





また上記装置において、交流電源 $V_c$ は、1周期内で正負対称の交流電圧を1対の対向電極間に

ライン $X$ ）を、 $Y_1, Y_2, \dots$ は同じく走査信号バスライン（電極ライン $Y$ ）を各々示すものであり、これらの交差部は絶縁膜で隔離されている。この交差部の近傍には各々第1の薄膜トランジスタ（TF T<sub>1</sub>）が配設されてそのゲートは電極ライン $Y$ （ $Y_1$ ）に、ソースは電極ライン $X$ （ $X_1$ ）に各々接続されている。そして図に示すごとくTF T<sub>1</sub>のドレインは制御素子となる第2の薄膜トランジスタ（TF T<sub>2</sub>）のゲートに接続されてその途中には信号蓄積キャパシタとなるコンデンサ（ $C_1$ ）が接続されている。

一方、TF T<sub>2</sub>のソース及びドレインはそれぞれ、多数の画素電極対（ $a$ 及び $a'$ ）（第2図では $a_{11}$ と $a'_{11}$ 、 $a_{12}$ と $a'_{12}$ 、 $a_{21}$ と $a'_{21}$ 、 $a_{22}$ と $a'_{22}$ 、 $a_{31}$ と $a'_{31}$ 、 $a_{32}$ と $a'_{32}$ 、 $a_{41}$ と $a'_{41}$ 、 $a_{42}$ と $a'_{42}$ 、 $a_{51}$ と $a'_{51}$ 、 $a_{52}$ と $a'_{52}$ 、 $a_{61}$ と $a'_{61}$ 、 $a_{62}$ と $a'_{62}$ 、 $a_{71}$ と $a'_{71}$ 、 $a_{72}$ と $a'_{72}$ 、 $a_{81}$ と $a'_{81}$ 、 $a_{82}$ と $a'_{82}$ 、 $a_{91}$ と $a'_{91}$ 、 $a_{92}$ と $a'_{92}$ 、 $a_{101}$ と $a'_{101}$ 、 $a_{102}$ と $a'_{102}$ 、 $a_{111}$ と $a'_{111}$ 、 $a_{112}$ と $a'_{112}$ 、 $a_{121}$ と $a'_{121}$ 、 $a_{122}$ と $a'_{122}$ 、 $a_{131}$ と $a'_{131}$ 、 $a_{132}$ と $a'_{132}$ 、 $a_{141}$ と $a'_{141}$ 、 $a_{142}$ と $a'_{142}$ 、 $a_{151}$ と $a'_{151}$ 、 $a_{152}$ と $a'_{152}$ 、 $a_{161}$ と $a'_{161}$ 、 $a_{162}$ と $a'_{162}$ 、 $a_{171}$ と $a'_{171}$ 、 $a_{172}$ と $a'_{172}$ 、 $a_{181}$ と $a'_{181}$ 、 $a_{182}$ と $a'_{182}$ 、 $a_{191}$ と $a'_{191}$ 、 $a_{192}$ と $a'_{192}$ 、 $a_{201}$ と $a'_{201}$ 、 $a_{202}$ と $a'_{202}$ 、 $a_{211}$ と $a'_{211}$ 、 $a_{212}$ と $a'_{212}$ 、 $a_{221}$ と $a'_{221}$ 、 $a_{222}$ と $a'_{222}$ 、 $a_{231}$ と $a'_{231}$ 、 $a_{232}$ と $a'_{232}$ 、 $a_{241}$ と $a'_{241}$ 、 $a_{242}$ と $a'_{242}$ 、 $a_{251}$ と $a'_{251}$ 、 $a_{252}$ と $a'_{252}$ 、 $a_{261}$ と $a'_{261}$ 、 $a_{262}$ と $a'_{262}$ 、 $a_{271}$ と $a'_{271}$ 、 $a_{272}$ と $a'_{272}$ 、 $a_{281}$ と $a'_{281}$ 、 $a_{282}$ と $a'_{282}$ 、 $a_{291}$ と $a'_{291}$ 、 $a_{292}$ と $a'_{292}$ 、 $a_{301}$ と $a'_{301}$ 、 $a_{302}$ と $a'_{302}$ 、 $a_{311}$ と $a'_{311}$ 、 $a_{312}$ と $a'_{312}$ 、 $a_{321}$ と $a'_{321}$ 、 $a_{322}$ と $a'_{322}$ 、 $a_{331}$ と $a'_{331}$ 、 $a_{332}$ と $a'_{332}$ 、 $a_{341}$ と $a'_{341}$ 、 $a_{342}$ と $a'_{342}$ 、 $a_{351}$ と $a'_{351}$ 、 $a_{352}$ と $a'_{352}$ 、 $a_{361}$ と $a'_{361}$ 、 $a_{362}$ と $a'_{362}$ 、 $a_{371}$ と $a'_{371}$ 、 $a_{372}$ と $a'_{372}$ 、 $a_{381}$ と $a'_{381}$ 、 $a_{382}$ と $a'_{382}$ 、 $a_{391}$ と $a'_{391}$ 、 $a_{392}$ と $a'_{392}$ 、 $a_{401}$ と $a'_{401}$ 、 $a_{402}$ と $a'_{402}$ 、 $a_{411}$ と $a'_{411}$ 、 $a_{412}$ と $a'_{412}$ 、 $a_{421}$ と $a'_{421}$ 、 $a_{422}$ と $a'_{422}$ 、 $a_{431}$ と $a'_{431}$ 、 $a_{432}$ と $a'_{432}$ 、 $a_{441}$ と $a'_{441}$ 、 $a_{442}$ と $a'_{442}$ 、 $a_{451}$ と $a'_{451}$ 、 $a_{452}$ と $a'_{452}$ 、 $a_{461}$ と $a'_{461}$ 、 $a_{462}$ と $a'_{462}$ 、 $a_{471}$ と $a'_{471}$ 、 $a_{472}$ と $a'_{472}$ 、 $a_{481}$ と $a'_{481}$ 、 $a_{482}$ と $a'_{482}$ 、 $a_{491}$ と $a'_{491}$ 、 $a_{492}$ と $a'_{492}$ 、 $a_{501}$ と $a'_{501}$ 、 $a_{502}$ と $a'_{502}$ 、 $a_{511}$ と $a'_{511}$ 、 $a_{512}$ と $a'_{512}$ 、 $a_{521}$ と $a'_{521}$ 、 $a_{522}$ と $a'_{522}$ 、 $a_{531}$ と $a'_{531}$ 、 $a_{532}$ と $a'_{532}$ 、 $a_{541}$ と $a'_{541}$ 、 $a_{542}$ と $a'_{542}$ 、 $a_{551}$ と $a'_{551}$ 、 $a_{552}$ と $a'_{552}$ 、 $a_{561}$ と $a'_{561}$ 、 $a_{562}$ と $a'_{562}$ 、 $a_{571}$ と $a'_{571}$ 、 $a_{572}$ と $a'_{572}$ 、 $a_{581}$ と $a'_{581}$ 、 $a_{582}$ と $a'_{582}$ 、 $a_{591}$ と $a'_{591}$ 、 $a_{592}$ と $a'_{592}$ 、 $a_{601}$ と $a'_{601}$ 、 $a_{602}$ と $a'_{602}$ 、 $a_{611}$ と $a'_{611}$ 、 $a_{612}$ と $a'_{612}$ 、 $a_{621}$ と $a'_{621}$ 、 $a_{622}$ と $a'_{622}$ 、 $a_{631}$ と $a'_{631}$ 、 $a_{632}$ と $a'_{632}$ 、 $a_{641}$ と $a'_{641}$ 、 $a_{642}$ と $a'_{642}$ 、 $a_{651}$ と $a'_{651}$ 、 $a_{652}$ と $a'_{652}$ 、 $a_{661}$ と $a'_{661}$ 、 $a_{662}$ と $a'_{662}$ 、 $a_{671}$ と $a'_{671}$ 、 $a_{672}$ と $a'_{672}$ 、 $a_{681}$ と $a'_{681}$ 、 $a_{682}$ と $a'_{682}$ 、 $a_{691}$ と $a'_{691}$ 、 $a_{692}$ と $a'_{692}$ 、 $a_{701}$ と $a'_{701}$ 、 $a_{702}$ と $a'_{702}$ 、 $a_{711}$ と $a'_{711}$ 、 $a_{712}$ と $a'_{712}$ 、 $a_{721}$ と $a'_{721}$ 、 $a_{722}$ と $a'_{722}$ 、 $a_{731}$ と $a'_{731}$ 、 $a_{732}$ と $a'_{732}$ 、 $a_{741}$ と $a'_{741}$ 、 $a_{742}$ と $a'_{742}$ 、 $a_{751}$ と $a'_{751}$ 、 $a_{752}$ と $a'_{752}$ 、 $a_{761}$ と $a'_{761}$ 、 $a_{762}$ と $a'_{762}$ 、 $a_{771}$ と $a'_{771}$ 、 $a_{772}$ と $a'_{772}$ 、 $a_{781}$ と $a'_{781}$ 、 $a_{782}$ と $a'_{782}$ 、 $a_{791}$ と $a'_{791}$ 、 $a_{792}$ と $a'_{792}$ 、 $a_{801}$ と $a'_{801}$ 、 $a_{802}$ と $a'_{802}$ 、 $a_{811}$ と $a'_{811}$ 、 $a_{812}$ と $a'_{812}$ 、 $a_{821}$ と $a'_{821}$ 、 $a_{822}$ と $a'_{822}$ 、 $a_{831}$ と $a'_{831}$ 、 $a_{832}$ と $a'_{832}$ 、 $a_{841}$ と $a'_{841}$ 、 $a_{842}$ と $a'_{842}$ 、 $a_{851}$ と $a'_{851}$ 、 $a_{852}$ と $a'_{852}$ 、 $a_{861}$ と $a'_{861}$ 、 $a_{862}$ と $a'_{862}$ 、 $a_{871}$ と $a'_{871}$ 、 $a_{872}$ と $a'_{872}$ 、 $a_{881}$ と $a'_{881}$ 、 $a_{882}$ と $a'_{882}$ 、 $a_{891}$ と $a'_{891}$ 、 $a_{892}$ と $a'_{892}$ 、 $a_{901}$ と $a'_{901}$ 、 $a_{902}$ と $a'_{902}$ 、 $a_{911}$ と $a'_{911}$ 、 $a_{912}$ と $a'_{912}$ 、 $a_{921}$ と $a'_{921}$ 、 $a_{922}$ と $a'_{922}$ 、 $a_{931}$ と $a'_{931}$ 、 $a_{932}$ と $a'_{932}$ 、 $a_{941}$ と $a'_{941}$ 、 $a_{942}$ と $a'_{942}$ 、 $a_{951}$ と $a'_{951}$ 、 $a_{952}$ と $a'_{952}$ 、 $a_{961}$ と $a'_{961}$ 、 $a_{962}$ と $a'_{962}$ 、 $a_{971}$ と $a'_{971}$ 、 $a_{972}$ と $a'_{972}$ 、 $a_{981}$ と $a'_{981}$ 、 $a_{982}$ と $a'_{982}$ 、 $a_{991}$ と $a'_{991}$ 、 $a_{992}$ と $a'_{992}$ 、 $a_{1001}$ と $a'_{1001}$ 、 $a_{1002}$ と $a'_{1002}$ 、 $a_{1011}$ と $a'_{1011}$ 、 $a_{1012}$ と $a'_{1012}$ 、 $a_{1021}$ と $a'_{1021}$ 、 $a_{1022}$ と $a'_{1022}$ 、 $a_{1031}$ と $a'_{1031}$ 、 $a_{1032}$ と $a'_{1032}$ 、 $a_{1041}$ と $a'_{1041}$ 、 $a_{1042}$ と $a'_{1042}$ 、 $a_{1051}$ と $a'_{1051}$ 、 $a_{1052}$ と $a'_{1052}$ 、 $a_{1061}$ と $a'_{1061}$ 、 $a_{1062}$ と $a'_{1062}$ 、 $a_{1071}$ と $a'_{1071}$ 、 $a_{1072}$ と $a'_{1072}$ 、 $a_{1081}$ と $a'_{1081}$ 、 $a_{1082}$ と $a'_{1082}$ 、 $a_{1091}$ と $a'_{1091}$ 、 $a_{1092}$ と $a'_{1092}$ 、 $a_{1101}$ と $a'_{1101}$ 、 $a_{1102}$ と $a'_{1102}$ 、 $a_{1111}$ と $a'_{1111}$ 、 $a_{1112}$ と $a'_{1112}$ 、 $a_{1121}$ と $a'_{1121}$ 、 $a_{1122}$ と $a'_{1122}$ 、 $a_{1131}$ と $a'_{1131}$ 、 $a_{1132}$ と $a'_{1132}$ 、 $a_{1141}$ と $a'_{1141}$ 、 $a_{1142}$ と $a'_{1142}$ 、 $a_{1151}$ と $a'_{1151}$ 、 $a_{1152}$ と $a'_{1152}$ 、 $a_{1161}$ と $a'_{1161}$ 、 $a_{1162}$ と $a'_{1162}$ 、 $a_{1171}$ と $a'_{1171}$ 、 $a_{1172}$ と $a'_{1172}$ 、 $a_{1181}$ と $a'_{1181}$ 、 $a_{1182}$ と $a'_{1182}$ 、 $a_{1191}$ と $a'_{1191}$ 、 $a_{1192}$ と $a'_{1192}$ 、 $a_{1201}$ と $a'_{1201}$ 、 $a_{1202}$ と $a'_{1202}$ 、 $a_{1211}$ と $a'_{1211}$ 、 $a_{1212}$ と $a'_{1212}$ 、 $a_{1221}$ と $a'_{1221}$ 、 $a_{1222}$ と $a'_{1222}$ 、 $a_{1231}$ と $a'_{1231}$ 、 $a_{1232}$ と $a'_{1232}$ 、 $a_{1241}$ と $a'_{1241}$ 、 $a_{1242}$ と $a'_{1242}$ 、 $a_{1251}$ と $a'_{1251}$ 、 $a_{1252}$ と $a'_{1252}$ 、 $a_{1261}$ と $a'_{1261}$ 、 $a_{1262}$ と $a'_{1262}$ 、 $a_{1271}$ と $a'_{1271}$ 、 $a_{1272}$ と $a'_{1272}$ 、 $a_{1281}$ と $a'_{1281}$ 、 $a_{1282}$ と $a'_{1282}$ 、 $a_{1291}$ と $a'_{1291}$ 、 $a_{1292}$ と $a'_{1292}$ 、 $a_{1301}$ と $a'_{1301}$ 、 $a_{1302}$ と $a'_{1302}$ 、 $a_{1311}$ と $a'_{1311}$ 、 $a_{1312}$ と $a'_{1312}$ 、 $a_{1321}$ と $a'_{1321}$ 、 $a_{1322}$ と $a'_{1322}$ 、 $a_{1331}$ と $a'_{1331}$ 、 $a_{1332}$ と $a'_{1332}$ 、 $a_{1341}$ と $a'_{1341}$ 、 $a_{1342}$ と $a'_{1342}$ 、 $a_{1351}$ と $a'_{1351}$ 、 $a_{1352}$ と $a'_{1352}$ 、 $a_{1361}$ と $a'_{1361}$ 、 $a_{1362}$ と $a'_{1362}$ 、 $a_{1371}$ と $a'_{1371}$ 、 $a_{1372}$ と $a'_{1372}$ 、 $a_{1381}$ と $a'_{1381}$ 、 $a_{1382}$ と $a'_{1382}$ 、 $a_{1391}$ と $a'_{1391}$ 、 $a_{1392}$ と $a'_{1392}$ 、 $a_{1401}$ と $a'_{1401}$ 、 $a_{1402}$ と $a'_{1402}$ 、 $a_{1411}$ と $a'_{1411}$ 、 $a_{1412}$ と $a'_{1412}$ 、 $a_{1421}$ と $a'_{1421}$ 、 $a_{1422}$ と $a'_{1422}$ 、 $a_{1431}$ と $a'_{1431}$ 、 $a_{1432}$ と $a'_{1432}$ 、 $a_{1441}$ と $a'_{1441}$ 、 $a_{1442}$ と $a'_{1442}$ 、 $a_{1451}$ と $a'_{1451}$ 、 $a_{1452}$ と $a'_{1452}$ 、 $a_{1461}$ と $a'_{1461}$ 、 $a_{1462}$ と $a'_{1462}$ 、 $a_{1471}$ と $a'_{1471}$ 、 $a_{1472}$ と $a'_{1472}$ 、 $a_{1481}$ と $a'_{1481}$ 、 $a_{1482}$ と $a'_{1482}$ 、 $a_{1491}$ と $a'_{1491}$ 、 $a_{1492}$ と $a'_{1492}$ 、 $a_{1501}$ と $a'_{1501}$ 、 $a_{1502}$ と $a'_{1502}$ 、 $a_{1511}$ と $a'_{1511}$ 、 $a_{1512}$ と $a'_{1512}$ 、 $a_{1521}$ と $a'_{1521}$ 、 $a_{1522}$ と $a'_{1522}$ 、 $a_{1531}$ と $a'_{1531}$ 、 $a_{1532}$ と $a'_{1532}$ 、 $a_{1541}$ と $a'_{1541}$ 、 $a_{1542}$ と $a'_{1542}$ 、 $a_{1551}$ と $a'_{1551}$ 、 $a_{1552}$ と $a'_{1552}$ 、 $a_{1561}$ と $a'_{1561}$ 、 $a_{1562}$ と $a'_{1562}$ 、 $a_{1571}$ と $a'_{1571}$ 、 $a_{1572}$ と $a'_{1572}$ 、 $a_{1581}$ と $a'_{1581}$ 、 $a_{1582}$ と $a'_{1582}$ 、 $a_{1591}$ と $a'_{1591}$ 、 $a_{1592}$ と $a'_{1592}$ 、 $a_{1601}$ と $a'_{1601}$ 、 $a_{1602}$ と $a'_{1602}$ 、 $a_{1611}$ と $a'_{1611}$ 、 $a_{1612}$ と $a'_{1612}$ 、 $a_{1621}$ と $a'_{1621}$ 、 $a_{1622}$ と $a'_{1622}$ 、 $a_{1631}$ と $a'_{1631}$ 、 $a_{1632}$ と $a'_{1632}$ 、 $a_{1641}$ と $a'_{1641}$ 、 $a_{1642}$ と $a'_{1642}$ 、 $a_{1651}$ と $a'_{1651}$ 、 $a_{1652}$ と $a'_{1652}$ 、 $a_{1661}$ と $a'_{1661}$ 、 $a_{1662}$ と $a'_{1662}$ 、 $a_{1671}$ と $a'_{1671}$ 、 $a_{1672}$ と $a'_{1672}$ 、 $a_{1681}$ と $a'_{1681}$ 、 $a_{1682}$ と $a'_{1682}$ 、 $a_{1691}$ と $a'_{1691}$ 、 $a_{1692}$ と $a'_{1692}$ 、 $a_{1701}$ と $a'_{1701}$ 、 $a_{1702}$ と $a'_{1702}$ 、 $a_{1711}$ と $a'_{1711}$ 、 $a_{1712}$ と $a'_{1712}$ 、 $a_{1721}$ と $a'_{1721}$ 、 $a_{1722}$ と $a'_{1722}$ 、 $a_{1731}$ と $a'_{1731}$ 、 $a_{1732}$ と $a'_{1732}$ 、 $a_{1741}$ と $a'_{1741}$ 、 $a_{1742}$ と $a'_{1742}$ 、 $a_{1751}$ と $a'_{1751}$ 、 $a_{1752}$ と $a'_{1752}$ 、 $a_{1761}$ と $a'_{1761}$ 、 $a_{1762}$ と $a'_{1762}$ 、 $a_{1771}$ と $a'_{1771}$ 、 $a_{1772}$ と $a'_{1772}$ 、 $a_{1781}$ と $a'_{1781}$ 、 $a_{1782}$ と $a'_{1782}$ 、 $a_{1791}$ と $a'_{1791}$ 、 $a_{1792}$ と $a'_{1792}$ 、 $a_{1801}$ と $a'_{1801}$ 、 $a_{1802}$ と $a'_{1802}$ 、 $a_{1811}$ と $a'_{1811}$ 、 $a_{1812}$ と $a'_{1812}$ 、 $a_{1821}$ と $a'_{1821}$ 、 $a_{1822}$ と $a'_{1822}$ 、 $a_{1831}$ と $a'_{1831}$ 、 $a_{1832}$ と $a'_{1832}$ 、 $a_{1841}$ と $a'_{1841}$ 、 $a_{1842}$ と $a'_{1842}$ 、 $a_{1851}$ と $a'_{1851}$ 、 $a_{1852}$ と $a'_{1852}$ 、 $a_{1861}$ と $a'_{1861}$ 、 $a_{1862}$ と $a'_{1862}$ 、 $a_{1871}$ と $a'_{1871}$ 、 $a_{1872}$ と $a'_{1872}$ 、 $a_{1881}$ と $a'_{1881}$ 、 $a_{1882}$ と $a'_{1882}$ 、 $a_{1891}$ と $a'_{1891}$ 、 $a_{1892}$ と $a'_{1892}$ 、 $a_{1901}$ と $a'_{1901}$ 、 $a_{1902}$ と $a'_{1902}$ 、 $a_{1911}$ と $a'_{1911}$ 、 $a_{1912}$ と $a'_{1912}$ 、 $a_{1921}$ と $a'_{1921}$ 、 $a_{1922}$ と $a'_{1922}$ 、 $a_{1931}$ と $a'_{1931}$ 、 $a_{1932}$ と $a'_{1932}$ 、 $a_{1941}$ と $a'_{1941}$ 、 $a_{1942}$ と $a'_{1942}$ 、 $a_{1951}$ と $a'_{1951}$ 、 $a_{1952}$ と $a'_{1952}$ 、 $a_{1961}$ と $a'_{1961}$ 、 $a_{1962}$ と $a'_{1962}$ 、 $a_{1971}$ と $a'_{1971}$ 、 $a_{1972}$ と $a'_{1972}$ 、 $a_{1981}$ と $a'_{1981}$ 、 $a_{1982}$ と $a'_{1982}$ 、 $a_{1991}$ と $a'_{1991}$ 、 $a_{1992}$ と $a'_{1992}$ 、 $a_{2001}$ と $a'_{2001}$ 、 $a_{2002}$ と $a'_{2002}$ 、 $a_{2011}$ と $a'_{2011}$ 、 $a_{2012}$ と $a'_{2012}$ 、 $a_{2021}$ と $a'_{2021}$ 、 $a_{2022}$ と $a'_{2022}$ 、 $a_{2031}$ と $a'_{2031}$ 、 $a_{2032}$ と $a'_{2032}$ 、 $a_{2041}$ と $a'_{2041}$ 、 $a_{2042}$ と $a'_{2042}$ 、 $a_{2051}$ と $a'_{2051}$ 、 $a_{2052}$ と $a'_{2052}$ 、 $a_{2061}$ と $a'_{2061}$ 、 $a_{2062}$ と $a'_{2062}$ 、 $a_{2071}$ と $a'_{2071}$ 、 $a_{2072}$ と $a'_{2072}$ 、 $a_{2081}$ と $a'_{2081}$ 、 $a_{2082}$ と $a'_{2082}$ 、 $a_{2091}$ と $a'_{2091}$ 、 $a_{2092}$ と $a'_{2092}$ 、 $a_{2101}$ と $a'_{2101}$ 、 $a_{2102}$ と $a'_{2102}$ 、 $a_{2111}$ と $a'_{2111}$ 、 $a_{2112}$ と $a'_{2112}$ 、 $a_{2121}$ と $a'_{2121}$ 、 $a_{2122}$ と $a'_{2122}$ 、 $a_{2131}$ と $a'_{2131}$ 、 $a_{2132}$ と $a'_{2132}$ 、 $a_{2141}$ と $a'_{2141}$ 、 $a_{2142}$ と $a'_{2142}$ 、 $a_{2151}$ と $a'_{2151}$ 、 $a_{2152}$ と $a'_{2152}$ 、 $a_{2161}$ と $a'_{2161}$ 、 $a_{2162}$ と $a'_{2162}$ 、 $a_{2171}$ と $a'_{2171}$ 、 $a_{2172}$ と $a'_{2172}$ 、 $a_{2181}$ と $a'_{2181}$ 、 $a_{2182}$ と $a'_{2182}$ 、 $a_{2191}$ と $a'_{2191}$ 、 $a_{2192}$ と $a'_{2192}$ 、 $a_{2201}$ と $a'_{2201}$ 、 $a_{2202}$ と $a'_{2202}$ 、 $a_{2211}$ と $a'_{2211}$ 、 $a_{2212}$ と $a'_{2212}$ 、 $a_{2221}$ と $a'_{2221}$ 、 $a_{2222}$ と $a'_{2222}$ 、 $a_{2231}$ と $a'_{2231}$ 、 $a_{2232}$ と $a'_{2232}$ 、 $a_{2241}$ と $a'_{2241}$ 、 $a_{2242}$ と $a'_{2242}$ 、 $a_{2251}$ と $a'_{2251}$ 、 $a_{2252}$ と $a'_{2252}$ 、 $a_{2261}$ と $a'_{2261}$ 、 $a_{2262}$ と $a'_{2262}$ 、 $a_{2271}$ と $a'_{2271}$ 、 $a_{2272}$ と $a'_{2272}$ 、 $a_{2281}$ と $a'_{2281}$ 、 $a_{2282}$ と $a'_{2282}$ 、 $a_{2291}$ と $a'_{2291}$ 、 $a_{2292}$ と $a'_{2292}$ 、 $a_{2301}$ と $a'_{2301}$ 、 $a_{2302}$ と $a'_{2302}$ 、

- 1) 液晶表示方法: プロジェクション型
- 2) 光源: メタルハライドランプ
- 3) パネル寸法: 対角3"
- 4) パネル画素数: 240×384ドット
- 5) パネル基板: コーニング7059ガラス1.1t
- 6) TFT<sub>1</sub>, TFT<sub>2</sub>: アモルファスシリコン TFT  
 ゲート材料 Ta, ゲート酸化膜 Ta<sub>2</sub>O<sub>5</sub>/SiN<sub>x</sub>  
 半導体材料 P-CVDによるa-Si  
 ソースドレイン材料 n<sup>+</sup>a-Si/Ti 重層膜
- 7) C<sub>1</sub>: Ta/Ta<sub>2</sub>O<sub>5</sub>・SiN<sub>x</sub>/Ti
- 8) C<sub>2</sub>: ITO/液晶/ITO

(液晶層厚は7μmのガラス基板-2を使用)

- 9) 液晶層: CH<sub>3</sub>O--CH=N--C<sub>6</sub>H<sub>5</sub> 59.5wt/%  
 C<sub>2</sub>H<sub>5</sub>O--CH=N--C<sub>6</sub>H<sub>5</sub> 40 wt/%  
 からなる混合液晶

- 10) 粘性不純物: C<sub>12</sub>H<sub>25</sub>N<sup>+</sup>H(CH<sub>3</sub>)<sub>2</sub><sup>+</sup>OOCC<sub>6</sub>H<sub>4</sub><sup>-</sup>NO<sub>2</sub> 0.5 wt/%

- 11) 駆動交流電圧: 60Hz 矩形波 ±7.5V

なお、上記液晶層の比抵抗( $\rho$ )は $10^7 \Omega \cdot \text{m}$ であった。

かかる液晶表示装置によりスクリーン上に表示

さらに、中間調を表示する場合にも、液晶表示部に印加される電圧が正負対称となり、直流成分が無視できる程度に小さくなり、フリッカの発生、液晶の電気分解、画素電極の腐食が抑制され、良好な表示品位と高い信頼性を得ることができる。

そして、ことにこの発明の液晶表示装置は、高

あるプロジェクション型の表示装置のライトバルブとして有効であるが、屋外使用の高精細ディスプレイ、例えばVTRモニタ、LC TV、ビューファインダ等へも有効に利用でき、また車載用や航空機表示への応用にも適している。さらに、透過型のみならず反射型表示装置へも適用することができる。

また、液晶表示モードとしては、液晶材料の比抵抗が $10^8 \Omega \cdot \text{m}$ 以下の低い値の場合に特に顕著な効果があるが、一般のTNモードやSTNモード、ECBモード、SSFLCモードといった液晶表示モードへも適用できるものである。

#### 4. 図面の簡単な説明

を行ったところ、同一光源を用いて従来のTNモードの約2倍の明るさ(100fL)の表示(白表示状態での比較)を得ることが可能となった。

また、第3図にこの発明の他の実施例の第1図相当図を示す。第1図の装置との相違点は、信号蓄積キャパシタC<sub>1</sub>の一方の電極を隣接ゲートラインとしたことである。このような構成とすることによりアースラインを省略することができる。

#### (ト) 発明の効果

この発明の液晶表示装置によれば、液晶層の比抵抗が低く実質的に電荷保持機能がないものを用いた場合においても、液晶層への電圧印加が時間的に確保され、所望の液晶マトリックス表示を行うことが可能となる。

従って、偏光フィルタを用いずに階調表示、高コントラスト表示、高速応答表示が可能なDSモードやホワイトテラ型GHモードなどを液晶の電気光学的モードとして採用して理想的な高い表示明度のアクティブマトリックス表示を行うことができる。

第1図はこの発明の一実施例の液晶表示装置における一表示単位の等価回路図、第2図はこの発明の一実施例の液晶表示装置の画素電極と対向電極の位置関係を示す要部平面構成説明図、第3図はこの発明の他の例の第1図相当図、第4図はこの発明の発明者等の先願に係る液晶表示装置の一実施例の第1図相当図、第5図は従来の液晶表示装置の第1図相当図である。

X<sub>1</sub>, X<sub>2</sub>……電極ラインX、

Y<sub>1</sub>, Y<sub>2</sub>……電極ラインY、

TFT<sub>1</sub>……第1の薄膜トランジスタ、

TFT<sub>2</sub>……第2の薄膜トランジスタ(制御素子)、

C<sub>1</sub>……コンデンサ(信号蓄積キャパシタ)、

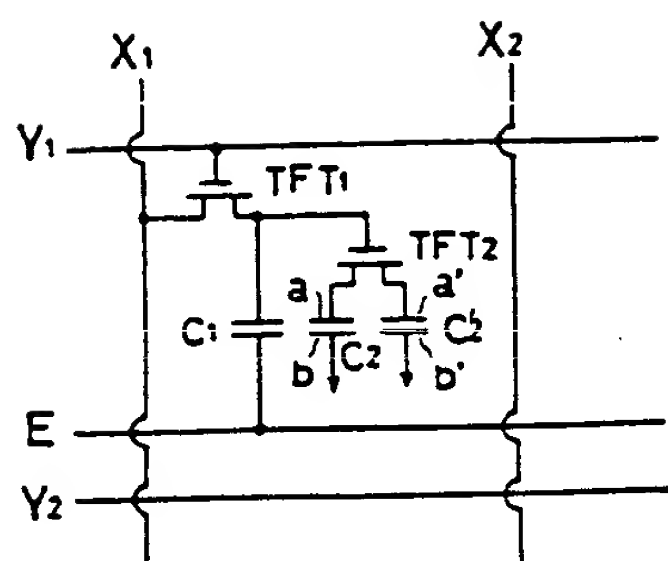
C<sub>2</sub>……液晶表示部の容量、

a, a'……画素電極、 b, b'……対向電極、

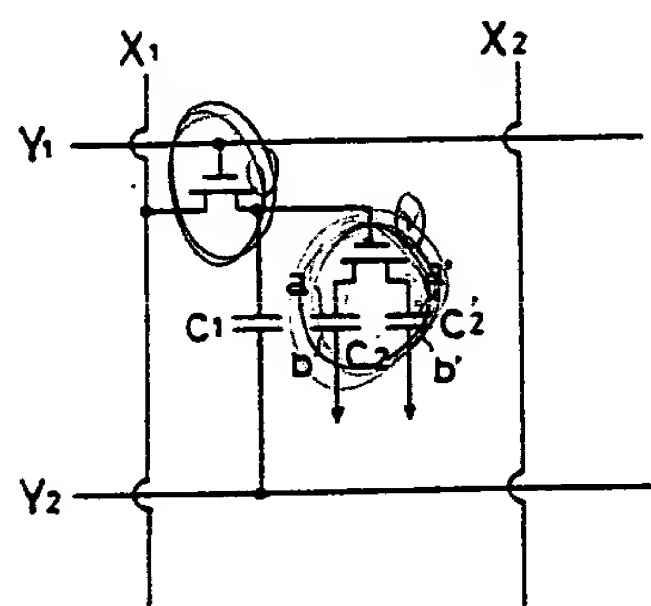
V<sub>c</sub>……交流電源、 E……アースライン。

代理人 弁理士 野 河 信太郎

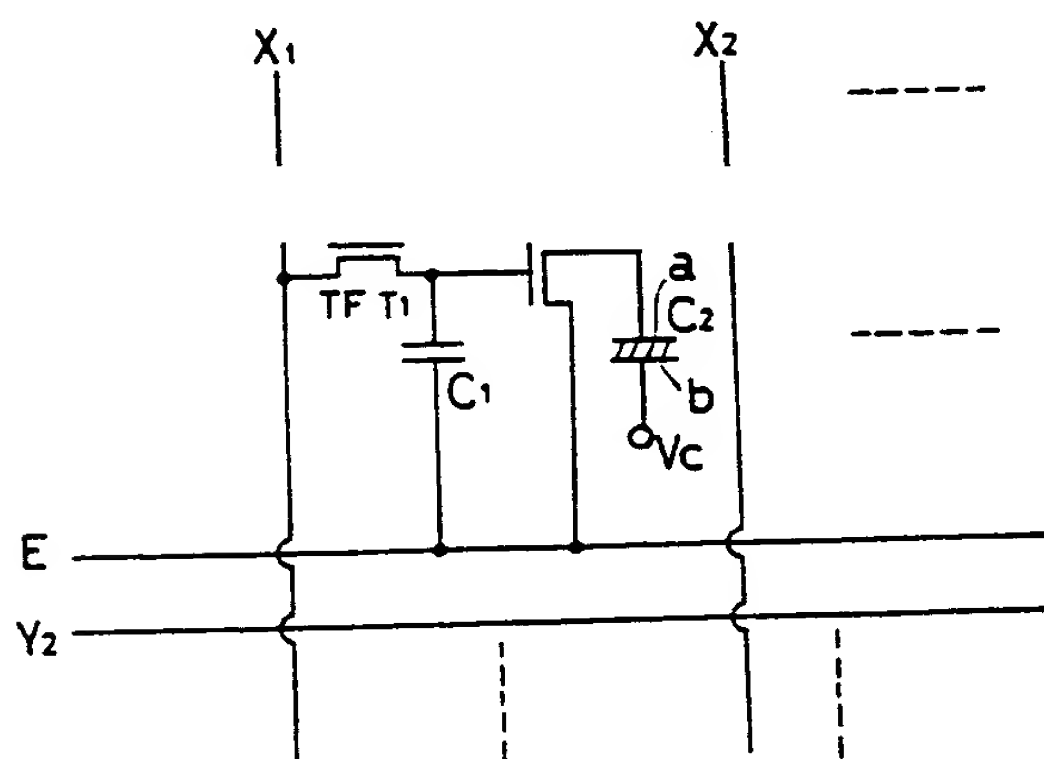
第 1 页



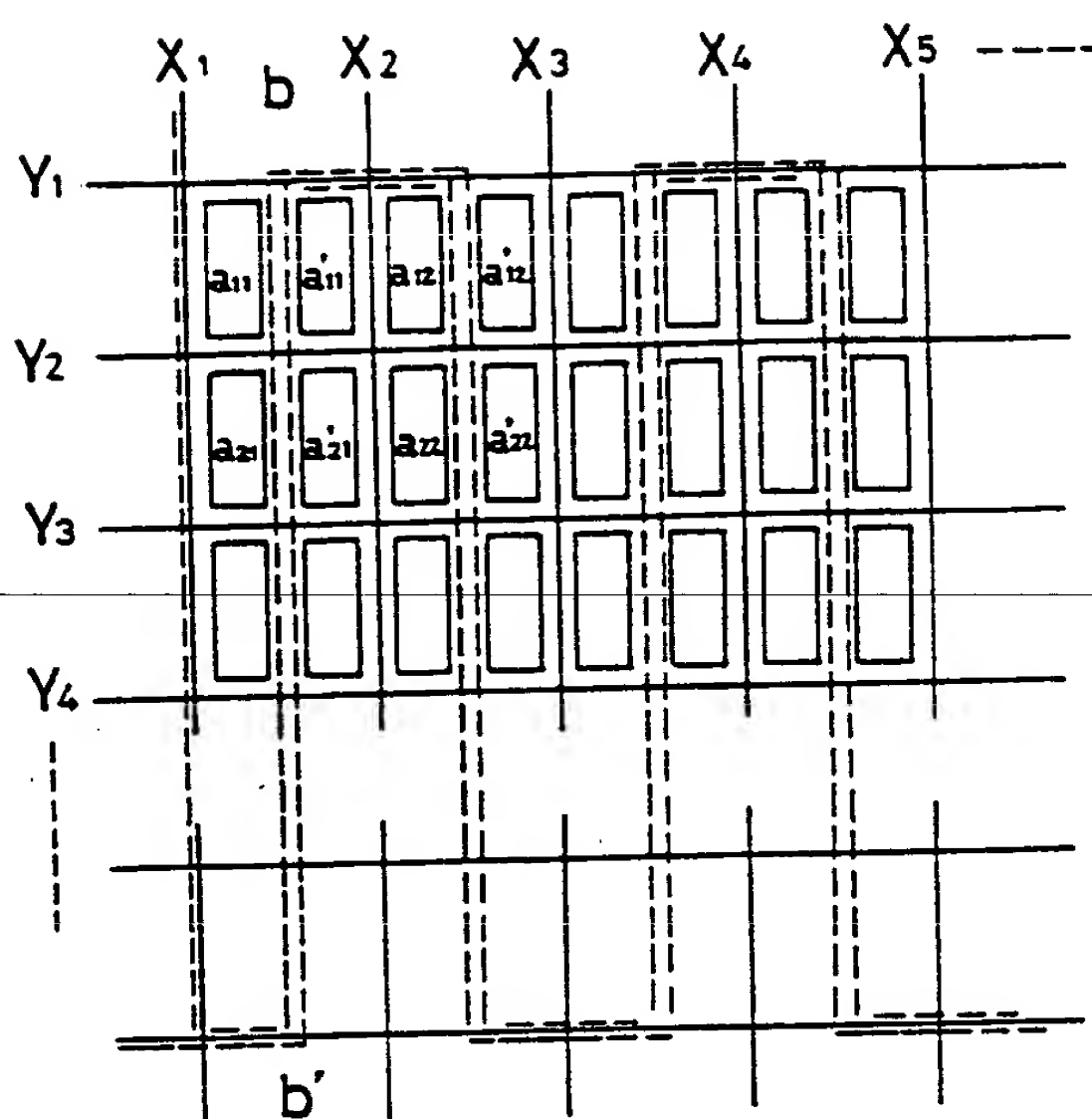
### 第 3 题



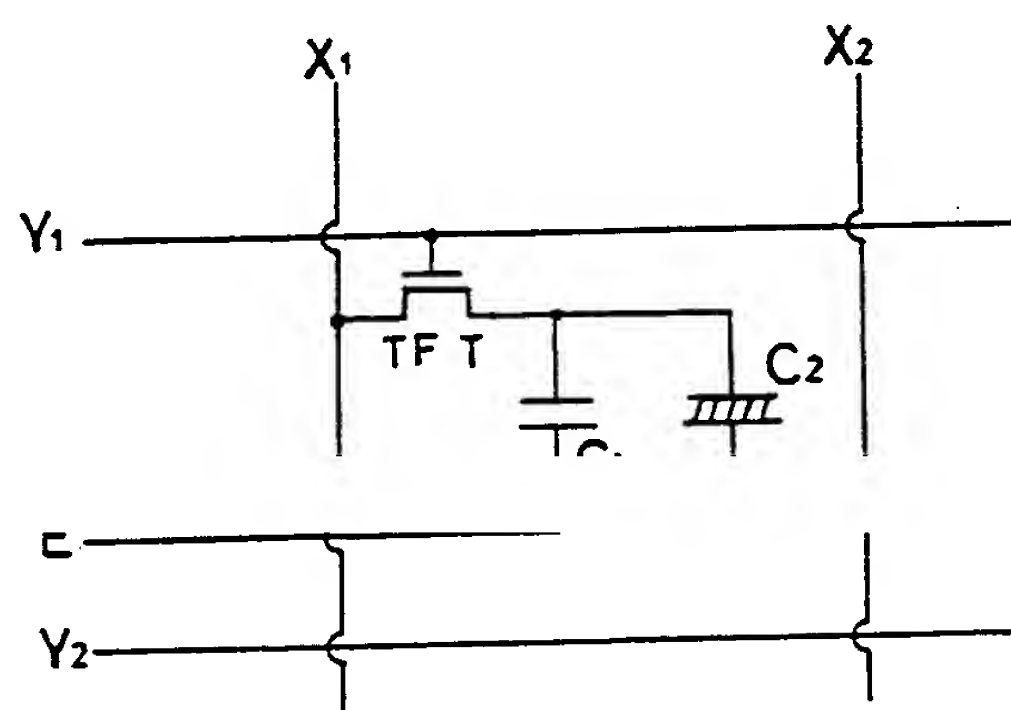
第 4 回



第 2 回



第 5 章



第 6 回

